

## 附件 3

# “先进计算与新兴软件”重点专项 2023 年度项目申报指南

(仅国家科技管理信息系统注册用户登录可见)

为落实“十四五”期间国家科技创新有关部署安排，国家重点研发计划启动实施“先进计算与新兴软件”重点专项。根据本重点专项实施方案的部署，现提出 2023 年度项目申报指南。

本专项总体目标是：针对新型计算系统结构、新型存储架构、新兴软件与新兴计算场景，构建神经元计算系统、图计算系统、存算一体系统、拟态计算系统等新型计算系统，系统效能相比传统计算技术提升至少一个数量级；针对大规模数据存储与新型计算需求，研制内存池化与分布式存储、近数据处理与智能存储、持久数据存储系统等新型存储系统与关键技术，存储性能提升一个量级；突破软硬协同关键技术，在晶圆级集成、数据流、机密计算、云边端协同、自然人机交互等领域取得支撑技术突破，构建新型架构上的系统软件、人机物融合系统、软件智能化开发等生态体系，支撑我国信息技术和产业平稳快速发展。

本专项部分项目采用部省联动方式组织实施（项目名称后有标注）。共性关键技术类部省联动项目，各推荐渠道均可推荐申报，但申报项目中至少有一个课题需由之江实验室作为承担单位。

2023 年度指南部署坚持需求导向、问题导向，拟围绕新型计算系统结构与系统、新型存储系统、领域专用软硬件协同计算系统、新兴软件与生态系统等 4 个技术方向，启动 18 项指南任务，拟安排国拨经费 5.97 亿元。其中，青年科学家项目拟安排国拨经费 1200 万元，每个项目 300 万元。共性关键技术类项目配套经费与国拨经费比例不低于 1:1。

项目统一按指南二级标题（如 1.1）的研究方向申报。申报项目的研究内容必须涵盖二级标题下指南所列的全部研究内容和考核指标，实施周期不超过 3 年。共性关键技术类项目下设课题数不超过 5 个，项目参与单位总数不超过 10 家。项目设 1 名项目负责人，项目中每个课题设 1 名课题负责人。

青年科学家项目不要求对指南内容全覆盖，不再下设课题，项目参与单位总数不超过 3 家。项目设 1 名项目负责人，青年科学家项目负责人年龄要求，男性应为 1985 年 1 月 1 日以后出生，女性应为 1983 年 1 月 1 日以后出生。原则上团队其他参与人员年龄要求同上。

除指南中特殊说明外，每个指南任务拟支持项目数为 1~2 项。“拟支持项目数为 1~2 项”是指：在同一研究方向下，当出现申报项目评审结果前两位评价相近、技术路线明显不同的情况时，可同时支持 2 项。2 个项目将采取分两个阶段支持的方式，第一阶段完成后将对 2 个项目执行情况进行评估，根据评估结果确定后续支持方式。

## 1. 新型计算系统结构与系统

### 1.1 面向复杂计算场景的图计算机（共性关键技术类）

研究内容：研制统一图计算加速器，支持图计算、图挖掘、图学习等多类复杂应用场景，支持静态图、动态图等多类图结构；研究面向复杂计算场景的图计算高效系统软件，支持图计算加速器的任务调度、资源管理，支持加速器与其他处理器的协同计算；研制面向复杂计算场景的图计算编程环境，支持图计算加速器亲和的敏捷开发、代码生成、编译优化技术；设计面向复杂计算场景的分布式图计算框架，支持大图、并发图等场景高效处理；提供高性能图算法库，支持快速构建高可扩展的图计算应用；基于上述技术，设计全系列场景图加速器的领域通用处理器并流片，研制面向复杂计算场景的图计算机，并面向典型应用开展技术验证研究。

考核指标：相比业界最领先的图计算系统，基于单个图计算加速处理芯片的图加速器的典型算法计算性能提升 10 倍，基于 Graph500 标准数据集，标准图遍历算法 PageRank 计算性能达到 100GTEPS，标准图挖掘算  $k$ -Clique ( $k \geq 3$ ) 计算性能达到 20GTSPS；基于图计算加速处理芯片的图计算机整机性能功耗比提高 100 倍；基于 Graph500 标准数据集，标准图遍历算法 PageRank 性能功耗比达到 2.5GTEPS/W，标准图挖掘算法  $k$ -Clique ( $k \geq 3$ ) 性能功耗比达到 0.5GTSPS/W；基于 SNAP 标准动态图数据集，动态图处理能力可达到每秒百万条边更新速率；提供高

可扩展并行图算法库，基于上述图计算机的分布式图计算框架可支撑亿级顶点图数据规模，Graph 500 标准数据集和 GAPBS 数据集上执行典型并发图处理任务性能提升 2 个数量级；针对复杂图计算场景 1~3 个典型应用开展应用验证。

关键词：图计算，硬件加速器，编程环境，分布式计算。

## 1.2 异构融合高性能智能计算芯片（共性关键技术类，部省联动项目）

研究内容：以科学计算和智能计算相融合的新型计算范式为牵引，研究单指令多张量流计算模型，设计多元融合的统一智能计算指令集，研究新型超异构强泛化的智能计算芯片体系结构，高效支持智能计算、高性能计算和图形计算等多领域多精度算力融合；研究支持动态高维映射的智能计算核心和细粒度重构的运算加速部件，支持多场景、大规模的智能应用需求，研究新型片上互连、分级异构拓扑和多模式通信的片上系统，研究支持多元应用数据特征的高聚合带宽存储体系。

考核指标：完成自主统一智能计算指令集，包含共性加速指令，模型训练和推理指令，科学计算融合指令，领域智能加速指令等，完成基于该指令集的基础系统软件并开源；完成高性能智能计算芯片研发，单芯片指标：智能计算峰值性能 $>1600\text{TFlops}@fp16$ ；科学计算峰值性能 $>10\text{TFlops}@fp64$ ；领域计算峰值性能(图形) $>200\text{GPixel/s}$ ，支持 PaddlePaddle、MindSpore 等主流深度学习框架，面向计算材料、气象等不少于 2 类领域，

开展智能计算和科学计算相融合任务应用验证。

关键词：智能芯片，计算机体系结构，科学计算，智能计算，片上互联。

### 1.3 自演进异构融合的边缘智能计算系统(共性关键技术类, 部省联动项目)

研究内容：针对无人机、卫星遥感等长航时遥感分析平台对边缘实时智能分析复杂多变影像数据的应用需求，开展具备自我学习、自我演进能力的异构融合边缘智能计算系统研制。具体包括：研究领域专用的自演进在线学习理论模型，支持具有领域属性的知识记忆、知识迁移和模型扩张；研究支持边缘设备自演进的联邦学习技术，支持跨领域知识迁移；研究边缘多机协同下的异步合作式学习框架，支持动态场景下异构设备的模型自演进；研究资源高效的自主学习与持续学习理论与技术，支持边缘设备智能模型推理与演进动态共存；研究面向边缘自演进智能模型的高效运行时环境和编程框架，适配国产智能芯片，支持自演进智能模型的高效稳定运行；研究自演进异构融合的边缘智能计算系统集成技术，基于国产化芯片构建具备边缘自演进能力的智能计算平台；在无人机、卫星智能计算等典型场景下进行示范应用。

考核指标：领域差异场景下持续学习精度不低于 90%；支持目标分类、目标检测等自演进学习算法不少于 6 种；支持不少于 5 类、不少于 20 个端边智能计算节点之间的协同自演进学习；同等推理精度提升下的边缘设备持续学习资源消耗不高于现有系统

的 75%；基于国产处理器和智能芯片构建不少于 2 种边端自演进智能计算系统；研发智能计算节点不少于 20 个，算力能效比达到 1.5TOPS/W 以上；在计算系统功耗不大于 300W 的条件下，针对可见光遥感图像目标识别任务处理能力不低于 1GB/s；在无人机、卫星智能数据分析等典型场景下开展技术与应用验证。

关键词：边缘智能，自演进计算，无人平台，异构融合。

#### **1.4 面向科学计算的量子计算算法与验证(青年科学家项目, 拟支持 2 项)**

研究内容：针对复杂科学计算快速高精度模拟需求，探索科学计算量子算法加速理论，研究量子有限体积法、量子牛顿法、量子层析法、量子蒙特卡洛、量子机器学习、量子行走等科学计算技术，研究面向大规模数据的量子随机访问存储和量子层析法，研究基于量子虚拟机的科学计算仿真应用，研究基于真实量子计算机的复杂科学计算算法验证。

考核指标：完成 2 种以上专用量子计算算法的软件实现，相对于现有技术理论加速性能 100 倍以上；优化软硬件环境，实现高效量子随机访问存储器模拟，能够对 100000 节点以上的大规模网格进行流体仿真，面向特定应用需求设计量子计算算法并验证，为典型仿真提供支撑，计算精度满足应用需求；提供基于真实量子计算芯片验证的专用量子计算算法；提供 2 种量子虚拟机以验证专用量子计算软件；提供一种可用于构建、优化、编译量子程序的量子编程框架。

有关说明：青年科学家项目不必覆盖指南全部内容，拟支持 2 项。

关键词：量子计算，科学计算，量子虚拟机，量子随机访问存储器，量子层析法。

## **2. 新型存储系统**

### **2.1 面向新型计算模式的分布式存储系统(共性关键技术类)**

研究内容：研究多种非易失存储介质与 DRAM 层次化与平行化结合的分布式存储架构；研究多层次、多介质角色控制方法，实现多种存储介质的融合管理；研究支持高可扩展的分布式元数据服务和高性能 I/O 软件栈；研究面向分布式存储的硬件加速技术；研究基于热度区分的分布式存储高速传输方法；研究 AI 使能的分布式存储控制面和数据面技术；研制控制面融合元数据组织模型，研究支持分布式文件、分布式 KV、分布式对象、分布式块等多种数据形态的分布式存储系统，实现新型计算模式多样化应用的多模态数据实时互联互通。

考核指标：建立多种非易失存储介质与 DRAM 层次化与平行化结合的分布式存储架构，研制面向新型计算模式的分布式存储系统，支持混合内存池化，实现持久化内存池与非持久化内存池按需统一调度；分布式存储有效支撑人工智能计算、大数据处理、图计算和高性能计算等应用；支持分布式文件、分布式 KV、分布式对象、分布式块等多种数据存储，多协议语义无损的并发访问；支持数据面旁路 CPU，软硬件协同 I/O 加速；同等节点规

模情况下,系统读写带宽和 IOPS 比开源存储产品提升 10 倍以上,数据规模提升 5 倍,典型应用场景下,系统整体能效提升 5 倍;支持 AI 使能的控制面,实现新型计算应用 IO 访问特征动态感知、存储资源自适应调度,存储系统节点规模不低于 128,单节点混合内存池化容量不低于 3TB、P99.99 长尾延迟低于 1ms。

关键词: 分布式存储, 非易失存储, 新型计算。

## 2.2 面向智能计算的边缘存储及应用(共性关键技术类)

研究内容: 研究面向边缘智能计算的分布式边缘存储体系架构; 研制面向智能计算的边缘数据处理存算一体化硬件架构及设备; 研究边缘存算一体化处理硬件设备的配套编程框架、一体化管理软件编程模型、驱动软件; 研究面向边缘数据的存储组织模式及高效检索、适应边缘场景的高效分布式存储技术与软件、支持高效检索的智能计算技术与平台; 研究面向云/边/端的智能计算与智能存储协同调度软件; 研制分布式边缘存储系统,并在典型场景下开展示范应用。

考核指标: 采用面向智能计算的边缘数据存算一体化处理硬件设备功耗不高于 100W, 存储容量不低于 5TB, 峰值存储带宽不低于 12GB/s, 4KB 随机读写 I/O 吞吐率不低于 200 万 IOPS, 计算能效比相比于传统通用计算架构设备提升 1 个数量级以上; 基于存算一体化处理设备, 研制不低于 8 个节点的分布式边缘存储系统, 分布式边缘存储系统支持毫秒级终端访问延迟, 系统 99% 尾延迟相比于传统云端访问降低 50%, 配套软件提供对 3 款以上

智能应用框架的支持；支持云/边/端协同的智能数据处理，边缘 TB 级非结构化数据内容检索延时小于 0.1 秒，精度不低于 80%，支持对包括持久性内存在内的多类存储资源的协同调度、数据预取与缓存管理。在智慧交通、工业互联网、视频监控等 3 个典型场景进行示范应用。

关键词：智能计算，边缘计算，存储。

### 2.3 高效安全持久内存系统（共性关键技术类）

研究内容：针对目前国内缺乏安全自主可控持久内存平台的问题，研制大容量、高性能持久内存设备，构建 TB 级高效安全持久内存原型样机，解决高效安全持久内存从仿真到实用间的障碍。具体包括：TB 级高效安全持久内存原型样机研究，研制大容量持久内存设备，研究持久内存设备控制器高性能、高可靠、高灵活性技术，研究安全持久内存系统的高效组织和管理方法，研制 TB 级高效安全持久内存原型样机，开发高效安全持久内存原型样机配套系统软件；安全持久内存数据安全性研究，研究持久内存的数据加密方法与优化方法，研究持久内存的完整性保障与优化方法，优化持久内存的安全元数据管理，设计基于持久内存的磨损均衡策略；安全持久内存系统可用性研究，研究安全持久内存系统数据可靠性机制，研究安全持久内存系统的数据崩溃一致性保障机制，研究安全持久内存系统的负载均衡和寿命延长机制，优化安全持久内存尾延迟；高效安全持久内存系统的管理与应用，研究轻量级的高效安全内存管理机制，研究动态安全内

存的分配与调度方案，研究多级别的安全性保障技术，研究安全内存的故障预测机制，并在人工智能、数据库等领域开展应用示范和验证。

考核指标：研制字节可寻址的持久内存设备，单设备容量不低于 2TB，研制持久内存设备控制器在保证数据可靠性的基础上设备访问延迟不高于 40 $\mu$ s，提供高可扩展的安全持久内存设备组织方法，在避免访存请求长尾延迟的基础上保证系统内存总带宽大于 350GB/s，研制 TB 级高效安全持久内存原型样机，持久内存容量不低于 6TB，实现持久内存系统硬件原型及配套系统软件，完成机密性、完整性、可用性保障方法功能性验证，并且系统软件软件栈延迟不超过数据访问总延迟的 20%；研制高效安全持久内存系统，提供机密性、完整性、可用性保障，针对持久内存典型应用提升系统性能 30%以上，降低持久内存访问延迟 50%以上，提升持久内存寿命 40%以上；构建高可用性的持久性内存安全机制，达到芯片间 12.5%的容错率，保障安全持久内存系统的崩溃一致性，实现系统崩溃毫秒级恢复，99.99%的请求尾延迟降低到微秒级；保障内存的访问模式安全性，避免基于侧信道的隐私泄露问题，比现有方法可降低 40%的响应延迟、70%的持久性内存写入数据量，整体性能提升 20%；在 AI 参数服务和数据库系统上开展应用示范，并在国际标准数据库评测指标上达到国际领先水平。

关键词：持久内存，数据安全性，一致性，可用性。

## 2.4 高能效感算一体芯片与系统（共性关键技术类，部省联动项目）

研究内容：研究感算一体计算模型与范式，设计兼具传感信号处理、信息融合和数据计算的感算一体异构芯片集成架构；研究通过智能计算增强感知的机制，包括大规模并行密集传感阵列中阵元级实时调控技术、传感阵列信号的稀疏表达机理与时空双维度计算增强机理；研制大规模传感阵列的高速并行数据采集与处理系统；研究感算一体单元异构集成技术，开发高能效、高算力、低功耗的感算一体芯片；面向机器视觉、遥感探测、类脑计算、无人驾驶等低时延、低功耗及海量数据实时处理的典型人机物三元计算空间信息融合应用场景，开展应用示范。

考核指标：设计阵元级并行采集与计算增强感知的异构集成芯片架构；研制基于视觉计算实现阵元级实时调控的传感阵列，稀疏表达的信号数据量降低 1 个数量级以上；研制大规模多通道传感阵列数据的高速并行采集与处理系统，支持阵元数目不低于  $1k \times 1k$ ，等效帧率不低于 10kfps；研制感算一体芯片，处理器支持 8bit 计算位宽、计算能效比峰值不低于 30TOPS/W；实现传感阵列与处理芯片的异构集成，最小互连节距小于等于  $5\mu m$ ；在机器视觉、遥感探测、类脑计算、无人驾驶等典型智能感知应用场景下实现一种或以上应用示范。

关键词：感算一体，传感阵列，计算增强感知，异构集成。

### 3. 领域专用软硬件协同计算系统

#### 3.1 晶圆级集成的新型计算系统（共性关键技术类）

研究内容：面向人工智能等新型计算领域的应用需求，验证晶圆级集成的新型计算系统。具体包括：研究晶圆集成用预制件标准化设计方法及“结构适配应用”的动态构造方法；研究领域专用高级语言及其编译环境，支撑计算结构灵活重构、应用任务快速部署和运行时管理的软件系统平台；研究晶圆基板设计与制备、晶圆级集成，研究晶圆级供电网络和散热模型，突破大功率供电网络、超高热流密度芯片散热等关键技术；开发适配晶上计算系统的典型算法与场景的应用示范案例，创建测试评估体系，验证晶圆级集成的新型计算系统的性能与能效比。

考核指标：研制加速器、存储、互连、高速 I/O 四类预制件及晶上系统底座的物理设计标准与互联接口协议，集成规模不少于 50 个预制件，预制件拼装互连带宽不小于 5Gbps/link，相邻预制件互连延迟不大于 10ns；研制晶圆级集成的新型计算系统样机，基板互连密度线宽/线距不大于 25 $\mu$ m/50 $\mu$ m，供电网络峰值电流不小于 0.5A/mm<sup>2</sup>；散热密度不小于 0.3W/mm<sup>2</sup>；开发在线主动认知可重构软件系统，任务在线实时部署生效时间不大于 0.5s；建立基于晶上计算系统的测试评估体系，实现一套标准测试集和详细测试规范，面向自动驾驶与自然语言处理等不少于 2 种实际场景中开展应用验证。

关键词：晶圆级集成，集成电路，新型计算，可重构计算，

晶上系统。

### 3.2 面向云边端协同的芯粒结构与系统软件(共性关键技术类)

研究内容: 研究面向云边端协同的关键领域定制芯粒结构, 突破支持多类神经网络协同计算的可形变计算结构、可重构互连存储架构、多模型协同任务编排等技术; 研究面向云边端协同的跨域分布式计算基础架构, 突破跨域虚拟存储空间构建、广域存算协同调度、分布式训练通信调度等技术; 研究面向云边端协同的一体化高效资源管理系统, 突破算网存异构资源的融合和实时感知、异构资源的多维度统一抽象与广域协同管理; 研究面向云边端协同的去中心化任务管理平台, 突破广域异构动态环境分布式任务管理框架、智能自适应部署、动态互调用与热迁移及多端运行统一编程模式等技术; 在典型的云边端协同场景中开展应用验证。

考核指标: 设计一种面向云边端协同计算场景的领域定制化芯粒结构, 可支持 CNN、RNN、Transformer、点云神经网络等不少于 4 类神经网络模型的协同计算; 研发跨域分布式计算基础架构, 跨云边端数据访问性能不低于网络传输性能的 85%, 相比不考虑数据布局的广域计算任务调度方法, 广域存算协同调度下的任务完成时间降低 20%; 研发云边端协同一体化高效资源管理系统软件, 支持 3 种及以上包含国产平台硬件异构计算平台的资源管理, 实现以单个 hypervisor 同时支持虚机和容器, 在智能制造、智慧交通等应用场景提供 4 种及以上的异构网络接入技术管理, 实现异构网络 80ms 内故障感知与切换; 研发面向云边端任务协

同的去中心化智能管理平台，动态情况下满足 99% 以上的任务端到端延迟要求，实现运行时任务热迁移不高于 700ms，动态互调用切换延迟不高于 300ms，多端运行统一编程模式支持 3 种及以上计算平台与编程语言；在智能制造、智慧交通等 2 个及以上领域云边端协同场景中实现应用验证。

关键词：云边端协同，领域定制芯粒结构，跨域分布式计算，广域分散资源管理，异构动态任务管理。

### 3.3 机密计算硬件加速技术（共性关键技术类）

研究内容：研究机密计算的硬件典型运算基础算子库，分析并构建专用模块的加速器，研究硬件高并发机制；研究系统模型参数化设计，实现可广泛适用的动态重构；研究构建可灵活扩展的模块化体系结构以支持不同算法，突破可移植性与计算速度相制约的技术瓶颈；研究全同态加密和零知识证明硬件实现技术。

考核指标：机密计算硬件加速库可支持 5 种以上主流密码算法，对比开源 GPU 系统，定制化加速器将机密计算各底层运算计算速度提升 10 倍以上；加速全同态加密和零知识证明等密码学技术，对比 CPU 上最新开源系统，性能提升 1000 倍以上；大规模同态加密以及零知识证明应用硬件使用效率高于 90%。

关键词：机密计算，加速器，动态重构。

### 3.4 高通量弱信号软硬件协同实时计算系统（共性关键技术类，部省联动项目）

研究内容：针对高速信号流在强噪声背景下弱信号提取难、

信号处理效率低等问题，研制弱信号提取专用智能芯片，实现自适应噪声抑制、信号增强修复等功能；研制支持傅里叶变换、矩阵计算、数据压缩等专用算法的加速核，建立集成 CPU、FPGA 和专用加速核的异构计算平台；研究面向任务类型的异构资源调度、内存资源分配及算子优化技术；研发结合线性计算与非线性计算、融合传统信号处理方法与深度学习的综合算法/模型库；构建典型应用系统，在天文、声学等领域开展示范应用。

考核指标：弱信号提取专用智能芯片支持不低于 2Tbps 数据流的实时接入与计算的系统，实现频谱分辨率不低于 100Hz 或时间分辨率不低于 100ns，芯片功耗不高于 3W；针对弱信号采集提取单元，系统支持不低于 2Tbps 数据流的实时接入与计算；面向不少于 2 种场景，构建包含目标识别、信号增强等 10 类算法/模型库；系统实现频谱分辨率不低于 100Hz 或时间分辨率不低于 100ns；弱信号探测深度达到  $10^{-27}\text{W}/(\text{m}^2\text{Hz})\text{ms}$ ，探测率达到 100 次/小时；完成不少于 2 类示范应用。

关键词：弱信号提取，高通量计算，软硬件协同。

### **3.5 基于 RISC-V 的异构架构与工具链研究（共性关键技术类）**

研究内容：针对 RISC-V 的开源芯片被广泛部署与领域专用架构（DSA）需求不断增长的挑战，研究异构架构的 RISC-V CPU 芯片与异构系统，研究内容包括研制基于 RISC-V 的指令集扩展接口与协议；研制支持 RISC-V 处理器设计的高效开发环境；研制快速定制 DSA 工具链；研制多款基于异构 RISC-V 架构的原型

系统并进行应用示范。

考核指标：研究基于 RISC-V 的指令集扩展接口与协议标准 1 套，扩展接口可以支持协处理器直连与多处理器互连；研制面向高效率处理器设计的开发环境 1 套，仿真效率相比商业 EDA 工具提升 20% 以上；开发支持基于 RISC-V 快速构建 DSA 架构的工具链 1 套，编译器支持不少于 15 种指令集子集；开发支持自适应 DSA 架构的软件栈 1 套；研制 2 款针对真实场景应用的异构 RISC-V 原型芯片，至少 1 款芯片不低于 4 核，至少 1 款芯片具有用于异构系统构建的高速互连接口，接口带宽不小于 40Gb/s；基于原型芯片构建 2 套原型平台，用于评估在人工智能和科学计算等典型应用场景中的性能表现。

关键词：RISC-V 芯片，异构架构设计，开发工具链。

### **3.6 多层次融合的软件定义数据流关键技术与系统（青年科学家项目，拟支持 2 项）**

研究内容：研究多层融合的数据流抽象机模板及程序执行模型；研究面向多粒度数据流的编程模型及编程环境；研究软件可定义的多层融合数据流运行时系统；研究异构分布式环境下多层次任务划分与调度方法；开展基于多层融合数据流的图计算及机器学习示范应用。

考核指标：支持指令级、程序块级和线程级三层数据流模型融合；能够兼容至少 3 种以上不同类型硬件结构及 3 类异构分布式环境，程序执行效率较典型基线系统提高 60% 以上，吞吐量提

升 1.5 倍以上；在图计算领域及机器学习领域验证系统的有效性，较传统数据流系统性能提升 1.5 倍以上，并推广应用到相应的行业龙头企业。

有关说明：青年科学家项目不必覆盖指南全部内容，拟支持 2 项。

关键词：数据流，编程模型，异构计算。

## 4. 新兴软件与生态系统

### 4.1 基于新型硬件的原生数据库系统（共性关键技术类）

研究内容：研究针对非易失内存的数据库数据分布、索引、日志、数据恢复、并发控制、查询优化等核心模块和算法，研究和实现一套超高密度、超低延迟、超快恢复的基于非易失内存的原生数据库系统。研究高速内存互联协议和 RDMA 支持的跨 GPU/CPU 的高效分布式多模（包括关系、大图、向量等模型）数据查询和分析技术，实现一套基于新型硬件的多模数据库系统。

考核指标：实现基于非易失内存的原生数据库系统，具有自主知识产权，支持金融、互联网、电信等行业数据查询分析和事务处理；事务处理支持存储器件原生特征；同等节点规模下，数据管理规模达到当前内存数据库产品 1 个数量级以上；与国内外具有代表性的开源数据库相比，在同等数据规模和吞吐的前提下，平均延迟和尾延迟降低 1 个数量级以上，系统故障情况下数据库恢复速度提升 2 个数量级以上；与国外具有代表性的开源多模数据库相比性能提升 1 个数量级，至少支持包括关系、大图、向量

等 3 种以上的常用数据模型；在 2 个以上战略领域，5 个典型应用场景中使用。

关键词：原生数据库系统，新型硬件，多模数据库。

#### 4.2 高安全强实时嵌入式智能软件系统（共性关键技术类）

研究内容：研究面向 CPU+NPU 异构多核芯片的嵌入式智能软件系统新型体系架构、分级实时和多内核混合部署技术；研究嵌入式智能软件系统的内生安全技术，研究软件系统运行时防护机制自动生成方法；研究嵌入式轻量级安全容器隔离、资源配额技术和运行时任务软件自动构造；研究嵌入式智能软件系统间实时通信；研究相应的针对 CPU+NPU 的深度学习编译框架，提升人工智能算法部署的高效性，研制相应的嵌入式智能软件系统支撑环境，研制保障任务实时要求的时延分析工具，在智能辅助驾驶、智能工业机器人、智慧电厂、安防监控等典型领域开展示范应用。

考核指标：实现进程调度切换开销 $<800$  时钟周期，内核种类不少于 5 种，支持 3 种以上不同属性内核同时运行，可实现 128 个内核扩展；支持异构冗余多内核可靠性和内生安全机制，能对 5 种以上的外部安全威胁进行有效防护；实现安全容器切换时间 $\leq 40\mu\text{s}$ ，最大中断时延 $\leq 30\mu\text{s}$ ，启动时间 $\leq 1000\text{ms}$ ；文件系统支持 128 核的高可扩展，支持异构冗余执行机制和异构冗余文件系统机制，内核间支持不低于 1Gbps 的实时通信；支持 8 CPU 核心+2 AI 核心，支持 PaddlePaddle、MindSpore 等在内的 2 种以上深

度学习框架，实现不少于 4 类常用智能化算法；支持对任务端到端时延进行数学分析，悲观性低于 20%；支持 CAN 总线与 EtherCAT 总线协议，支持不少于 3 种智能辅助驾驶和智能工业机器人设备；利用深度学习编译框架，提升部署速度 30% 以上。

关键词：智能软件，高安全系统，实时嵌入式系统，新型计算架构。

### 4.3 面向场景计算的低代码开发方法与环境（共性关键技术类）

研究内容：研究场景计算软件理论模型，突破人机物融合复杂系统特定应用场景下的软件自动化构造、运行和可信保障技术；针对特定场景，研究框架式复杂软件系统自动分析与理解、框架代码的抽象与建模、框架与应用程序的组合分析、面向框架式软件高阶特性的动静态混合分析等理论与技术；研究面向场景计算的低代码模板自动挖掘与复用、基于知识图谱的智能化低代码开发、基于可复用服务的程序代码智能合成以及面向低代码开发的软件质量保障等关键技术，研制智能化构造低代码开发平台的元工具环境，研发相应的系列化低代码开发平台。

考核指标：提出智能化构造低代码开发平台的方法，支持不少于 3 种应用领域的低代码模板表示的方法；开发可存储 10 万种以上低代码模板的数据库；实现响应时间不超过 0.1 秒、准确率达到 80% 以上的低代码模板推荐引擎；通过 API 级和片段级代码智能化推荐完成的代码占最终完成代码的 70% 以上，代码复用

的缺陷维护准确性达到 90%以上；在选定领域中，基于领域需求描述生成可复用服务调用代码的可采纳率达到或超过 70%，自动合成程序代码的可采纳率达到或超过 70%；支持 2~3 种典型新兴软件的框架代码的规约自动分析与理解，并在 2~3 种典型应用场景开展应用。

关键词：场景计算，低代码开发，软件自动化，软件开发环境。

#### 4.4 面向数据中心的 RISC-V 基础软件生态技术研究（共性关键技术类）

研究内容：针对 RISC-V 的开源软硬件被广泛部署与领域专用 RISC-V 基础软件生态需求不断增长的挑战，研制面向数据中心应用场景的 RISC-V 生态基础软件，研究内容包括固件、操作系统内核、基础库、编译工具链及开发工具集（SDK）；研究面向 RISC-V 的动态二进制翻译软硬件协同加速技术，推动 RISC-V 迅速嫁接成熟生态（X86/ARM）；研究板级管理控制（BMC）、虚拟机（VM）、容器（Docker）等方面的基础软件，推动面向数据中心的应用。研究 RISC-V 开源芯片的研发路径，包括商业模式和商业要素、我国与其他国家在开源芯片发展格局中的优势与短板，以及我国应对 RISC-V 发展潮流的行业建议。

考核指标：研制面向数据中心应用场景的 RISC-V 固件发行版 1 套，RISC-V 操作系统发行版 1 套；能够支持香山等不少于 3 种典型 RISC-V 硬件，并且在不少于 100 颗 RISC-V 处理器组成的数据中心环境中验证；研制支持数据中心服务器的板级管理控制

(BMC) 软硬件解决方案 1 套, 虚拟化或者容器化解决方案 1 套; 研制面向数据中心应用场景的编译工具链及开发工具集 (SDK) 各 1 套, 支持不少于 15 种 RISC-V 扩展指令集, 包括但不限于 H、S 等特权模式指令, 以及 P、V 等扩展指令集; 研制基于 Rust 安全语言的可信操作系统各 1 套; 研制面向 RISC-V 的动态二进制翻译软硬件协同加速平台 1 套, X86/ARM 二进制翻译达到原生性能 50%。成为面向数据中心的 RISC-V 指令集操作系统内核、编译工具链和基础库的核心贡献者 (RVI 相关标准和 HC/SIG/TG 参与度、上游软件贡献度等全球机构排名前三)。在服务器领域实现 RISC-V 基础软件生态成熟度与 ARM 相当。应用示范领域不少于两个行业; 提交 RISC-V 对行业影响的分析报告、行业发展建议报告, 以及不少于 2 个行业应用建议报告各 1 份。

关键词: RISC-V 基础软件, 编译工具链, 开发工具集, 二进制翻译。